(19)日本国特部庁 (JP) (12) 公 閣 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-251432 (43)公開日 平成5年(1993) 9月28日

| (51)Int.Cl.* H 0 I L 21/316 29/784 | | 庁内堅理番号 8518-4M | F I | | | | 技術表示箇所 |
|------------------------------------|---|-------------------|------|--------|-------|---|--------|
| | • | 9056-4M | H01L | 29/ 78 | 3 1 1 | C | |

賞芸斎求 未請求 請求項の数8(全 8 貝)

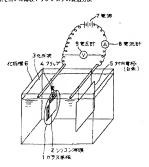
| (21)出願器号 | 符單平4-48536 | (71)出題人 000005821 松下電器率英株式会社 | | |
|----------|-------------------|---|--|--|
| (22)出期日 | 平成 4年(1992) 3月 5日 | 大阪門門真而大学門頁1006番地 (72) 朔明宏 陪 博司 大阪別門真而大步門真1006番地 松下電器 監察埃北公計門 | | |
| | | (72) 発明な 佐野 浩 大阪別門具市大字門真1006 葬地 松下電器 系表株式全社内 | | |
| | | (72) 死明者 古田 守 大阪府門真市大字門真1006番地 松下電器 原築株式会社内 | | |
| | | (74)代理人 弁理士 実団 元敏 最終資に続く | | |

(54)【発明の名称】 シリコンの関係酸化方法並びにその方法を用いた脚膜トランジスタの製造方法

(57)【褒約】

【目的】 本発明は、アルカリ金属を含まない硝酸塩を 含む化成版を用いてシリコンを陽極酸化して界面の領冷 な演性能の脳極酸化膜を得る。

【模成】 化成核6内に、エチレングリコール中に0 04 Mの消酸アンモニウムを溶かした化成灰3中にガラス基 板1を浸漬し、クリップ4で挟みこのクリップを通じて 電腦 7 から陽極酸化電流を供給する。そして、ガラス基 板の対回環極に白金5を用い、遺流密度4~8mA/c m²、化成費圧150Vで陽極級化することで、陽極酸化膜 が形成される。



特別平5-251432

[特許請求の範囲]

【請求項1】 シリコンを主成分とする半導体を、アル カリ企業を含まない高齢塩を含む化成液を用いて隔極管 化し、その脳板酸化された膜をゲート絶縁層として用い ることを射微とするシリコンの陽極酸化力法。

[商水場2] 前記アルカリ金属を含まない硝酸塩が少 なくとも的酸ナンモニウム(NH+NOs)もしくは硝酸テ トラメチルアンモニウム(「(CFI) AN]NO)を含むこ とを斡徴とする請求項1記載のシリコン脳便酸化方法。 【請求項3】 基板上に、半導体版を選択的に形成する 10 第1の工程と、前配半導体層を一部構うように第1の課 世層を形成し、前配半導体機の露出部に第1の絶縁層を 形成する際2の工程と、前記第1の構業層を除去しゲー ト電極及びゲートバス配線となる第2の導電層を形成す る第1の工程と、前記第2の提前層をマスクとして前記 半導体層中にドナーまたはアクセプタとなる不純物を導 入しソース領域及びドレイン領域を形成する第4の工程 と、第2の絶縁層を選択的に被着形成する第5の工程 と、ソースパス配線とともに前配ソース及びドレイン個 城に接触するようにソース電極とドレイン電極を形成す。20 と、選択的に第2の絶縁痛を形成する第5の工程と、ゲ るように第3の導電廠を選択的に形成する第6の工程 と、から少なくともなる薄膜トランジスタの製造方法に おいて、前配半導体層はシリコンを主成分とする半導体 からなり、前記第1の純緑層は、前記第1の導電腦から 鑑力を供給することにより前配半導体層を脳梗酸化して 形成することを特徴とする薄膜トランジスタの製造方。

【錦状項4】 若板上に、ドナーもしくはアクセプタと たる不純物を殆ど含まない知りの半導体層を形成する第 1の工程と、ドナーもしくはアクセプタとなる不純物を 30 含む新2の半漢体層を形成する新2の工機と、ソース及 びドレイン電極とともにソースパス配線を形成するよう に第1の連盟艦を選択的に形成する第3の工程と、前記 第2の単連体層の重出部に約級層を形成する第4の工程 と、選択的に第2の絶縁層を形成する第5の工程と、ゲ 一ト電板とゲートバス配線となる第2の排電板を形成す る第6の工程と、から少なくともなる薄膜トランジスタ の製造方法において、前記半導体層はシリコンを主成分 とする半導体からなり、前記絶縁層は、前配第1の導電 化して形成することを物数とする薄板トランジスタの製 遊方法...

雇上の不純物を含む半導体層を選択的に披着形成するこ とを斡覆とする助求項も記載の強度トランジスクの製造

【請求項6】 前記第2の半導体層は前記第1の半導体 届に不純物を導入することにより形成することを物徴と する請求項す記載の運搬トランジスタの製造力法。

2 極及びドレイン電極となる蟹1の導電層を形成する等1 の工程と、半導体層をトランジスタ形成領域及びソース パス配線とゲートバス配線の交差部に選択的に形成する 第2の工程と、前記半導体層の露出部及びソースパス配 線とゲートバス配線の交差部に絶縁層を形成する第3の 丁和レ、ゲートが施及びゲートバス配和レカス第9の道 獣層を形成する第4の工程と、から少なくともなる線線 トランジスタの製造方法において、前記半導体層はシリ コンを主成分とする半導体からなり、前記納縁層は、前 記第1の課題層から電力を供給することにより削記半導 体層を掲載数化して形成することを特徴とする薄膜トラ ンジスクの製造方法。

【請求項8】 基板上に、ソース及びドレイン電極とと もソースパス配線も形成するように第1の準ជ階を選択 的に形成する第1の工程と、ドナーもしくはアクセプタ となる不動物を殆ど含まない第1の半媒体層を形成する 第2の工程と、ドナーもしくはアクセプタとなる不純物 を含む第2の半導体展を形成する第3の工程と、前記第 2の半導体層の戴出部に絶縁層を形成する第4の工程 ート電極とゲートバス配線となる第2の導電層を形成す る第5の工科と、から少なくともなる強値トランジスタ の製成力法において、前記半導体層はシリコンを主成分 とする半導体からなり、前記絶縁層は、前配第1の導電 層から電力を供給することにより前記半導体層を関極酸

【恐帆の詳細な説明】

治方法, 100011

(2)

【産薬上の利用分野】本発明は、シリコンの陽極酸化方 法並びに、その方法を用いた半導体累子、表示案子、受 光滑子等に用いられる薄膜トランジスタの製造方法に関 ナス.

化して形成することを特徴とする薄膜トランジスタの製

[0002]

【従来の技術】コプレーナ型等のトップゲート型薄膜ト ランジスクは自己整合技術が可能であるため、様々な半 準体架子のトランジスタ構造としてよく用いられてい る。ここでは、液晶ディスプレイの原動同路の一郎とし て用いられている多数基シリコンを共獲法庫として用い 局から成力を供給することにより前記半導体層を隐極酸 40 たコプレーナ型の職膜トランジスタを用いて説明する。。 【0003】例7は従来のコプレーナ型の建設トランジ スタの質部断節図を示し、関中、22は非品質納燥基板で あって、ガラス瓜板、石炭瓜板などが用いられ、ときに はSiOzで概われたSi基板を用いることもある。しか しながら、低コストのガラス基版を用いるには約600℃ 以下の比較的低温でプロセスを行わなければならない。 ここでは600℃以下の低級プロセスを用いることとし非 品質能線基板22としてガラス基板を用いる。

【0004】このガラス基板22上に、駅将ガスとしてS 【請求収?】 基板上に、ソースパス配線及びソース電 50 は Meを用い、基板温度450℃~600℃の低圧化学気相堆

(3)

積法(以下ではLP-CVD (Low Pressure-Chemical Va porDeposition)法と略記する)により非品質シリコン海 線を堆積させる。この非晶質シリコン薄膊中にはSi-HあるいはSiーHyの形で水素が多量に含まれているの で300℃~450℃の熱処理を行い、前記非品質シリコン海 膜に含まれる水素を脱離させる。

【0005】次に、水倉脱離された非晶質シリコン薄膜 を、500℃~700℃の低温熱処理を行い、前記水素脱離さ れた非晶質シリコン薄膜を関相減長させると、関和成長 したシリコン海峡、即ち、多統船シリコン海峡23が成長 10 する。アニール荘囲気としては、窒素ガス、水素ガス、 アルゴンガス、ヘリウムガスなどを用いる。1×10⁻⁶か ら1×10^{~10}Torrの高英空雰囲気でアニールを行っても よい。低温アニールでは選択的に、結晶核長の搭性化エ ネルギーの小さな結晶方位を持つ結晶粒のみが成長し、 しかも様やかに大きく成長する。

[0006] 次に前記多端品シリコン薄膜23を一般のフ

オトリソグラフィ及びエッチングにより島状にバターニャ ネル・トランジスタを作数する場合はP * あるいはAs * を用い、pチャンネル

・トランジスタを作取する場合はB^等を用いる。不純物派加方法としては

【0009】イオン注入型の他に、レーザードーピング 往あるいはプラズマドーピング社などの方法がある。 【0 0 1 0】続いて層間絶縁層28として、例えげ変化シ リコン膜を数百nm~数μm程度堆積する。形成方法とし ては、LP-CVD注あるいはプラズマCVD法などが 簡単である。反応ガスには、SiHa, NHs, N2とH2

ガス等の配合ガスなどを用いる。 【0011】 ここで、水茶プラズマ店、あるいは水常イ オン注入法、あるいはプラズマ変化級からの水素の拡散 30 法などの方法で水業イオンを導入すると、ゲート酸化粧 界面などに存在するダングリングボンドなどの欠陥が不 活性化される。このような水素化工程は、層助絶縁層28 を積層する前に行ってもよい。

[0012] 及後に、前記層関絶線層28及びゲート絶縁 潘24にコンタクトホール29を形成し、ソース電板30及び ドレイン意極31として、例えばアルミニウム人1を用い て形成する。このようにしてコプレーナ型凝疾トランジ スタを形成される。

100131

【発明が解決しようとする課題】 しかしながら上記の製 造力伝ではゲート絶縁幅24を形成するには、低コストの ガラス張板22を用いてコストを下げようとすると、ゲー ト絶縁層の形成は半導体層の形成と不巡続になり、ゲー ト絶縁層形成前の処理方征によっては半導体/絶縁層界 面が汚染され、裏子の特性を劣化させると言う問題点が ある。また、石英基板を用いると熟酸化験を使用するこ とができ、半導体/絶縁脳界面は消浄に保たれるが、コ ストが高くなるという問題点を有している。

*ングする。次に、ゲート絶縁勝24として酸化シリコン腐 を形成する。前記ゲート絶縁着の形成方法としてはLP -CVD法、あるいは光励はCVD法、あるいはプラズ マCVD法、ECRプラズマCVD法のような500℃以 下の低嵐力法がある。非晶質絶縁基板22として石英基板 等を用いる場合は、熟酸化症によることができる。 誤黙 酸化沈にはdry酸化法とwnt酸化法とがあるが、酸 化温度は1000℃以上と高いが膜質が優れていることから dry酸化法の方が適している。

【〇〇〇7】次に、ゲート面極25を例えば多結晶ンリコ ンを用いて形成する。成膜方法としては、CVD法、ス パッタ法等の方法があるが、ここでの詳しい説明は省略 する。続いて前記ゲート電板25をマスクとして不純物を イオン往入し、自己整合的にソース領域26およびドレイ ン領塚27を形成する。前配不純物としては、nチャン 180001 [41]

コストのガラス基板を使用しながら、半導体/絶縁脳界 而を描浄に保つ絶縁層の形成並びに性能に優れ信頼の高 いシリコンの陽極時化方法並びに薄膜トランジスタの製 近方法を提供することを目的とするものである。

100151 【認顧を解決するための手段】 本発明は、シリコンを主 成分とする半導体を、アルカリ企風を含まない硝酸塩を 含む化成液を用いて脳極酸化し、この隔極酸化膜をゲー ト絶縁隔として用いることを特徴とする。

[0016] 【作用】木発明はアルカリ金属の含まれていない硝酸塩 を含む化成液を用いることにより、熱酸化膜とほぼ同等 の組成で、しかも脳極酸化脱中には可動イオンのない信 頻性が高く、瞬質の良い陽極酸化騰が形成できる。

【0017】生た、本党明は、半溝休旛/絶縁庵界面を 消砕に保料できる薄膜トランジスタを、石英基板を用い ず、低コストのガラス磊板を使用して製造できる。また 本発明の薄膜トランジスタは性能及び信頼性に優れた薄 40 膜トランジスタである。

[0018]

【書旅例】(実施例1)図1以本発明の第1の英施例の 陽極終化方法を実施する装度概略図を示し、これは、ガ ラス抵板1上にシリコン薄膜2を地膜する方法である。 このシリコンは単結晶シリコン、多結晶シリコン、非晶 實シリコンのいずれであってもよい。 次にこのガラス基 板を化成槽6内に構されたエチレグリコール中に0 04M の硝酸アンモニウム(NH+NO))を溶かした化成板3中 に侵債し、クリップ4で挟み、このクリップを通じて電 【0014】本発明はかかろ点に振み、基板としてけ低 50 個7から所定の縁極酸化電流を供給する。ここで、8は

1997年5-251432 6

(4)

電波計、9は電波計であり、対向電極5は例えば自会を 即い、電波密度4~8mk/cm²、化成電が1590で隔極較 化する。電流電圧15年の5%1、2 回筒で18100mmの厚 みの降極軟化膜が形成される。この程序像化膜の頻度 は、6 SGA (Electron Spectroscopy for Chemical An alysis)の別度よれば耐熱化度とは証例率であり、し から化液線にはカリウムやすりサウム等のフルカリ金属 が含まれているので、温海原性機中には可能イナが なく保障性が高い。またこの温率軟化原の経験破壊電界 は8 MI/Cmc ゲート格場像として十分な影圧を持ってい、10 るのでゲート格機能として用いることができる。10

[0019] 上紀突施例では、化成成3としてエチレン グリコール中に開酸アンモニウムを溶かした溶液を用い たが、耐酸テトラメチルアンモニウム (ICHs) N) N Os 等のアルカリ金属を含まない制度地分らは何を用い てもほぼ回聴の2体表が待られる。

[0020] (英雄例2) 図2は本発列の第3の実施例における開設トランプスタの製造力法の主要工程地の概 略所回路を示したものであり、ます、図2(a)に示す ようにガラス基板10上に各体配を引った10年本体別を 遠校的に収容形成する。多線型シリコンの検査形成に は、非過度シリコンからの関制成果、レーザーアニール 等の方法やLPICVD匹等で変換的に多結晶シリコン を規模する方法もある。

[0021] 次に、図2(b)に示すように対域だアルミ ニウムAは使用いてソース整備2及がドレイン電荷12を 形成する。この部の示したいが、ソースな機能しては ドレイン電極のいずれかー方または時に違力が加えら れるように外加ーの取り出し電極へ接続されるように形 成する。

[0022] 次に図2(c)に示すように、延常のフォト リングフィーでアルミニウムをレジストで取り出して 都部以れば差を決議する。そして参照より、コンパセ 上記図1に示す第1の発明の実施例1の方地で場構像化 する、このとも、変形な面でのキャリア医皮を増やすた か実験を化すらことが変ました。

[0023] 次に、レジスト4を決略すると図2(切)に 示すように場価機能関5が形成される、その後、関示は たかがあうーヴァナトリングクフィーエッグングによ のきルのシース・ドレイン世報が2、13を放立させる。そ して例えばクロム6とがしてサービの4を対すたが図2 のグート電が18をデルケーとでは15込みシー 大規模11及びドレイン位置が12を形成するに対図2(d)にデ するうで構築にアンジスのが形成される。

[0024] (突起例3) 図3は本発明の第3の実施例 による環路トランジスタの地域部面別であり、実施例3 において類解態化影和液(図2 (ci)、深化シリコン、 酸化シリコン、酸化タンタル等の最初熱解例を依着す ることにより2弦グート延停隊として、ゲート延帰帰中 のビンホールによるショート不良を配換させる。 [0025] (実施例4) 図4は本発明の到4の実施例 における海旋トランジスクの製造力をの支援工能性の成 解析面関を示したものであり、また、図4回に対す うにガラス基紙(01に不明物を始と含まない多種系シリンンの模 着形像には、非島食シリコンからの限制疾炎、レー アニール等の方法でしょーくンりと等で高級的に多結品 シリコンを修復する方式をある。次に、この半度体置 に倒えば1PーCVD法で下接他として異を多く含む条 株品シリコン21を整視し図4回のようにフォトリング

ラフィー・エッゲッグでパターニングする。 【0028】次に、図4(0)のように例えばアルミニウ 人利を用いてゲースを輸出及びアレイン機能3を形成 する。この時間次にしないが、ソース概能もしてはドレ イン電極のいすれか一方までは両方に重力が加える ように外部への取り利し四級・投続されるように形成す

0. (0 0 2 7] 次に連結のフォトリングラフィーで下ルミニウムをレジストで取り出し種様原の分は完全に接種の方法で発電機が行う。このとき、系板表面でのキャリア 密度を欄やすため光筒射を行うことが選生しい。この分法によればソース・ドレイン(保護1, 18 (30) 2 幹倒をお成するための不植物イオン打ち込みの工程の不断をとなるばかりでなく、高極極化を行うシリコンとして、増を多く含む多熱雨シリコン12 を用いているので誘電率が高く、陽極極化が容易となる。

[0028] 次に、レジストを制度すると図え(こ)に示 ように場保金供原はが形成される。その後、回示はし がいがらうー度フォトリングラフィー・エッテングによ ちゅっのソース・ドレイン関係12、18を独立させる。 (0029] モレて原原と除る場合を必要な、グーに関 形成には、例えが多ばあたりコンを全血に接着し、全面 にオカレジストを含むし返売ら度がすることにより 日野を合作でかった数とのである。

は新派される。
【0030】高、上記実施例ではLP-CVD法を用いて概念多くむか多熱高シリコンを埋填したが、その他の 方法、例えばプラズマCVDは、スパック社、ECR-CVDは参の方法でもよい、また不純粉と工房を多く 含む多端高シリコンを別いたが、ヒネ、ボロン等のドナー もしくはアクセプラとなる不純物ならばどれでもよ

このようにして図4(d)に示すような薄膜トランジスク

【0031】また、上記実施例では自己整金的にゲート 電極を形成したが、通常のフォトリングラフィー・エッ テングで添加しても良いことは言うまでもたいこれい 【0032】 (収施例5) 未実施例は、実施例4に上れい て小機動を別名言まない各種のションの表頭近隔にド ラーまたはアクセブクとなる不純物となるイオンをイオ

-4-

(5)

ン・インプランテーション、プラスセドーブ、イオンシ ャワードープ等の方法により導入し、不純物を含む半準 体層を形成したものであり特に図示はしない。

【0033】 (実施例6) 図5は本発明の第6の実施例 における裸態トランジスタの製造方法の主要工程毎の概 略衡面図を示したものであり、まず、図5(a)に示すよ うにガラス塩板10上に不断物を殆ど含まない多粧品シリ コン20(半導体層)を選択的に被着形成する。この多柄晶 シリコン20の被対形成には、非晶質シリコンからの関相 成長、レーザーアニール符の方法やLP…CVD法等で 10 直接的に多結晶シリコンを堆積する方法もある。

【0034】次に、この半導体圏上に例えばLP-CV D独で不純物として燐を多く合む多枯品シリコン21を壊 積してフォトリソグラフィー・エッケングでパターニン グする。そして、例えばアルミニウムAlを用いてソー ス・ドレイン電板12, 13を形成すれば図5(a)を得る。 この時図示はしないが、ソース電極もしくはドレイン概 極のいずれか一方または両方に電力が加えられるように 外部への取り出し電極へ接続されるように形成する。

【0035】次に図5(b)に示すように通常のフォトリ ソグラフィーでアルミニウムをレンスト14で取り出し電 郷部以外は完全に被覆する。そして撰を多く含む多結基 シリコン21を実施例1の方法で場種酸化する。このと さ、基板表面でのキャリア密度を増やすため光照射を行 うことが望ましい。この方法によれば、ソース・ドレイ ン铝城17, 18(図2器限)を形成するための不調物イオン 打ち込みの工程が不要となるばかりでなく、帰極酸化を 行うシリコンとして、旗を多く含む多結品シリコン21を 用いているので海電車が高く、延極酸化が容易となる。 [0036] 次に、レジストを測離すれば以5(c)に示 すように陽極酸化膜15が形成される。その後、図示はし ないがもう- 度フォトリソグラフィー・エッチングによ り各々のソース・ドレイン電優12,13を独立させる。

【〇〇37】飛後にゲート蟷螂16の形成には、倒えばり ロムCrを用いて形成すれば、図5(d)に示すような薄膜 トランジスタが形成される。

{00381尚、と記実施例ではLP-CVD社を用い て燐を多く含む多紅品ンリコンを堆積したが、その他の 方性、例えばプラズマCVD法, スパッタ法, ECR-CVD法罪の方法でもよい。また不純物として揖を多く 40 含むシリコンを用いたが、ヒ素、ボロン等のドナーもし くはアクセプクとなる不純物ならばどれでもよい。 [0039] (実施側で) 図6は本発明の第7の実施側 における薄膜トランジスクの製造方法の主製工復毎の概

略断面図を示したものであり、まず、図ら(a)に示すよ うにガラス基板10上例えばアルミニウムAIを用いてソ - ス電機12及びドレイン電標13を形成する。この時間示 はしないが、ソース電板もしくはドレイン電極のいずれ か一方または両方に電力が加えられるように外部への取 り出し宅艦へ搭幅されるように形成する。そして、不純 50 信額性に優れた隣集トランジスタであり、その実用上の

8 物を殆ど含まない多だ品シリコン20(半導体層)を選択的 に被給形成する。多禁忌シリコンの被着形成には、非品 賞シリコンからの箇利減長、レーザーアニール等の方法 やLPーCVD法等で直接的に多結晶シリコンを準積す る方法もある。次に、例えばLP-CVD法で不純物と して燐を多く含む多結晶シリコン21を堆積し図 6(a)の ようにフェトリソクラフィー・エッチングでパターニン

グする。 [0040] そして、次に図6(b)に示すように通常の フォトリングラフィーでアルミニウムをレジスト14で取 り出し塩極部以外は完全に被覆する。 そして満を多く含 む多結局シリコン21を実施例1の方法で衝極酸化する。 このとき、基板表面でのキャリア密度を増やすため光明 射を行うことが望ましい。この方法によればソース・ド レイン領域17, 18(図288照)を形成するための不純物イ オン打ち込みの工程が不要となるばかりでなく、陽極酸 化を行うシリコンとして、煤を多く含む多粘品シリコン を用いているので海電車が高く、猫極酸化が容易とな

【0041】次に、レジストを剥削すれば図 6 (c) に示 すような協称酸化版16が形成されるその後、図示はしな いがもう一度フォトリソグラフィー・エッチングにより 各々のソース・ドレイン電板12, 13を独立させる。

【0042】最終に偏帆絶縁屬19を地積し、ゲート電極 16を例えばクロムCr用いて形成すれば、図 6 (d)に示す ような薄膜トランジスクが形成される。

【0043】尚、上記実施例ではソース・ドレイン電極 の形成工程と不納物を含まない多結晶シリコンの形成工 程の順序を入れ換えても良い。

【0044】また、上記表施例ではLP-CVD还を用 いて婚を多く合む多緒品シリコンを堆積したが、その他 の方法、例えばプラズマCVD法、スパッタ法、ECR - CVD往等の方法でもよい。また、不能物として消を 各く含む多結晶シリコンを用いたが、ヒ素。ボロン等の ドナーもしくはアクセプタとなる不夠物ならばどれでも

【0045】また、上記実施例では自己整合的にゲート 電極を形成したが、過常のフォトリングラフィー・エッ チングで形成しても臭いことは言うまでもない。

[0046]

【発明の効果】以上説明したように、本発明によれば、 **外酸化版とほぼ間等の組成で、しかも化成液にはカリウ** ムやナトリウム等のアルカリ金属が含まれていないの で、腸極酸化膜中には可動イオンがなく信頼性が高く、 絶縁破壊影界は8W/cmとゲート絶縁層として十分な耐 圧を持っている関極酸化原が形成できる。

【0047】また、本発明によれば、半導体層/絶縁層 界面を青浄に保持できる渾膜トランジスタが低コストで 製造できる。また木発明の薄膜トランジスクは性能及び

韓加罪5-251432

効果は大さい。

【図面の簡単な説明】

【図1】本発明の表施例1における場極酸化方法を表施 する装置概略図である。

9

【図2】 本発射の実施例2における薄原トランジスタの 製造力法の主製工線毎の概略断所図である。

[以3] 本発明の実施側3における構膜トランジスタの 吸治方法により製造された薄原トランジスクの根略断而 図である.

【図4】本発明の実施例4における薄膜トランジスタの 製造力法の主要工程符の概略断面図である。

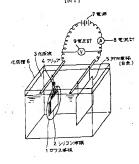
【図5】本発明の実施例 8 における薄膜トランジスクの 製造方法の主要工程係の概略折面図である。

[G 6] 本発明の実施例でにおける薄膜トランジスタの 製造方法の主要工程体の概略折面図である。

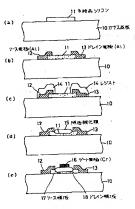
【図7】従来の方在による製造されたコプレーナ型薄灰 トランジスタの要部断而図である。

[有号の説明] 1.10…ガラス紡板、 2…シリコン解膜、 3…化成 4・・クリップ、5・・・対向電板(日命)、 6…化成 7…佐原、 8·能流計、 9…電圧計、 多結品シリコン、 12…ソース電極、 13…ドレイン恒 極、 14・レジスト、 15…陽極酸化膜、 16…ゲート 范極、 17…ソース領域、 18…ドレイン領域、 19… 雇問絶縁層、 20一不純物をほとんど含まない多粒品シ リコン、21…燐を多く含む多精品シリコン。

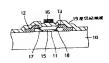
(K) 1 I

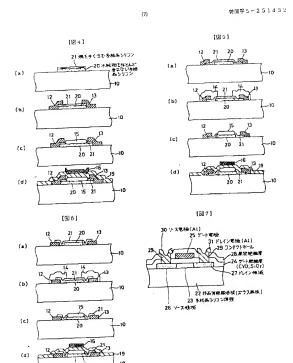


[2]2]



1231





フロントページの続き

(72) 発明者 息岡 達男 大阪府門資布大字門資1006番途 松下電器 市事株式会社內 (72) 発明者 川村 哲也 大阪府門資布大字門真1006番地 经下键器 座实株式会社内 (8)

特別平5-251432

(72) 契明者 宮田 医 大阪府門宮市人字門道1006番地 松下電器 高業株式会社内

* 4.-